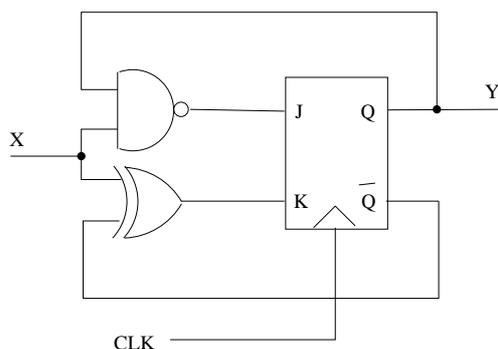


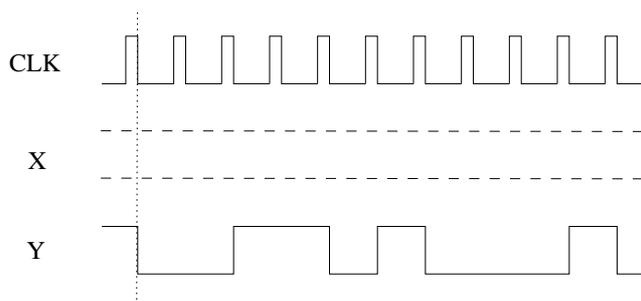
Cognome e Nome dello studente: _____

A/ La figura (a) mostra una rete sincrona basata su flip-flop JK. La macchina ha un ingresso X , ed un'uscita Y che coincide con il bit di stato Q .

1. Determinare l'equazione di stato prossimo $Q' = f(X, Q)$ e la tabella della verità della macchina.
2. Completare la figura (b) disegnando, se esiste, una sequenza di ingresso che consenta di ottenere la sequenza di uscita data.
3. Semplificare l'equazione di stato prossimo in modo da ottenere una macchina equivalente alla data, ma priva delle due porte a monte del JK.



(a)



(b)

B/ Descrivere, per un sistema 8086: (1) il meccanismo di segmentazione della memoria; (2) scopo e funzionamento della coda di prefetch.

C/ Un microprocessore a singolo bus interno è dotato di registri a 16 bit. I quattro registri di tipo "general purpose" $R1..R4$ sono accessibili anche per byte: $R_i = (RH_i | RL_i)$, $i = 1..4$. Il microprocessore è dotato anche dei tre registri speciali a 16 bit SL , SR e CO ; i primi due sono registri a scorrimento rispettivamente verso sinistra e verso destra, l'ultimo è un contatore. Tutti i registri di macchina possono essere azzerati (CLEAR) e pre-caricati (LOAD).

1. Disegnare l'hardware di macchina (componenti e collegamenti) necessario all'esecuzione dell'istruzione $MUL\ RL1, RL2, R3$, che pone in $R3$ il risultato della moltiplicazione tra due interi positivi in $RL1$ ed $RL2$.
2. Scrivere il microprogramma corrispondente, e verificarne il funzionamento per $RL1=67$, $RL2=46$.
3. Discutere l'estensione al caso di operandi interi con segno rappresentati in complemento a 2.

D/ Scrivere una procedura assembly 8086 che consenta di inviare 10 word da due byte ciascuna poste nell'area di memoria BUFFER ad una periferica posta all'indirizzo 7FH. Il bus dati è a 8 bit.