

Compito # 1 del 20 febbraio 2004

Cognome e Nome dello studente: _____

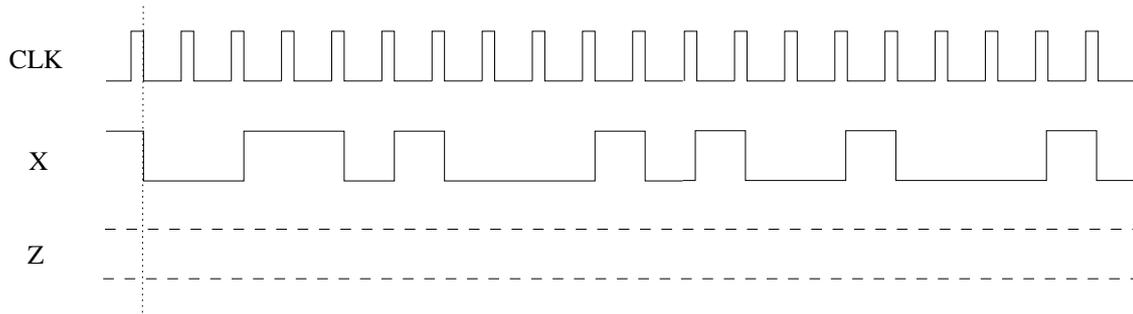
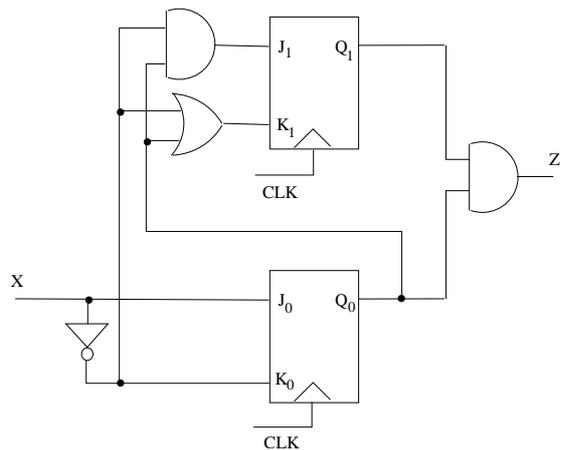
A/ Un dispositivo di ingresso, interfacciato con un microprocessore 8088, genera dati in formato *packed Binary Coded Decimal*. L'interfaccia è mappata a partire dall'indirizzo 07FH (dati). Si scriva una routine di I/O a controllo di programma che consenta di acquisire 64 byte dal dispositivo. Ogni byte acquisito deve essere convertito in una coppia di caratteri ASCII (ad es., il byte 00111000 è trasformato nella coppia '3','8'), che vanno memorizzati in locazioni successive del buffer di memoria BUFFER DB 128 DUP(?). [Ricordare che '0'=30H. Per lo shift right di N posizioni del registro R, usare la sintassi SHR R,N.]

B/ La macchina sequenziale qui a fianco, dotata di flip-flop di tipo *negative edge-triggered*, ha un ingresso X ed un'uscita Z.

A. Determinare (1) le equazioni di stato futuro e di uscita, e (2) il diagramma degli stati della macchina.

B. Supponendo che lo stato iniziale della macchina sia $Q_1Q_0 = 00$, tracciare nella figura qui sotto l'andamento temporale dell'uscita per l'ingresso dato.

C. Qual è il comportamento della macchina?



C/ Data l'istruzione assembly 8086 `MOV AL,VECT[BX]`, illustrarne il significato. Stabilire inoltre la lunghezza complessiva (in byte) dell'istruzione in linguaggio macchina, fornendo in dettaglio lunghezza (in bit) e significato dei diversi campi di codifica. Specificare infine il numero di cicli di bus necessari al fetch ed all'esecuzione dell'istruzione, nel caso in cui l'offset di VECT sia 1687.

D/ Un banco di una memoria RAM ha dimensione $D = 128M \times 4$ byte ed è composto da 64 chip con parola dati di 2 byte. Determinare (1) il numero d di bit di indirizzo del banco, (2) il numero d' di bit di indirizzo e la dimensione D' di ciascun chip. Com'è organizzato internamente il banco?

