

CORSO DI LAUREA IN INGEGNERIA INFORMATICA

Calcolatori Elettronici I — a.a. 2003–2004

Compito del 25 giugno 2004

Cognome e Nome dello studente:

1/ Dato un microprocessore con architettura a singolo bus interno (dati e indirizzi 16 bit), disegnarne la sezione di parte operativa necessaria al fetch ed all'esecuzione dell'istruzione

ADDM <MemOp>, R_i (★)

che somma al contenuto della cella di memoria specificata da <MemOp> quello del registro R_i, $1 \leq i \leq 32$.

2/ Il microprocessore consente tre diversi modi di indirizzamento per l'operando di memoria <MemOp>: (1) diretto, (2) indiretto di registro, (3) relativo di registro. Fornire una sintassi assembly e una codifica di macchina dell'istruzione (★) plausibili per ciascuno dei tre modi di indirizzamento.

3/ Specificare, tramite microprogramma o automa a stati finiti, la sezione di controllo relativa al fetch ed all'esecuzione dell'istruzione (★). Indicare, per ciascuno dei tre modi di indirizzamento, il numero di cicli per istruzione (CPI) ed il numero di cicli di bus richiesti.

4/ Discutere le differenze tra l'istruzione (★) e la sua equivalente 8086. In particolare, descrivere il ruolo della Bus Interface Unit e della coda di prefetch nella gestione dei diversi modi di indirizzamento da parte dell'8086.

5/ Scrivere una procedura assembly 8086 che utilizzi l'equivalente dell'istruzione (★) per accumulare nella variabile ACCUM *dw* ? la somma di 256 byte (interi in rappresentazione naturale) letti uno alla volta con modalità a controllo di programma da un'interfaccia d'ingresso mappata a partire dall'indirizzo 7Fh.