

CORSO DI LAUREA IN INGEGNERIA INFORMATICA

Calcolatori Elettronici — a.a. 2009–2010

Compito del 19 luglio 2010 (DM 509 & 270)*

Cognome e Nome dello studente: _____

1/ Una macchina sequenziale M ha un ingresso seriale $p(t)$ i cui bit costituiscono una parola di lunghezza arbitraria $P = (\dots p_t p_{t-1} \dots p_2 p_1 p_0)$. Progettare la macchina (parte operativa e automa di controllo) in modo che essa generi in uscita ad ogni istante t il bit $q(t)$ della parola $Q = C_2(P)$, complemento a due di P .

2/ Dato un processore CISC a singolo bus interno con memoria non segmentata, bus dati a 16 bit, bus indirizzi a 24 bit e 8 registri R_i , $i = 1 \dots 8$, fornire una codifica di macchina plausibile per l'istruzione `ADD <src>, <dst>` dove i due operandi `<src>` e `<dst>` siano specificabili attraverso le modalità di indirizzamento (1) registro, (2) diretto di memoria, (3) indiretto di memoria. Calcolare il numero di cicli di bus necessari per il fetch e l'esecuzione dell'istruzione al variare delle modalità di indirizzamento. Scrivere quindi il microprogramma di controllo relativo alla fase di esecuzione dell'istruzione `ADD R5, VAR`.

* Gli studenti del DM 270 completeranno l'esame con una prova orale.