

REGISTRO DELLE LEZIONI

Lezione 1/ore 1-2 - Martedì 22 settembre 2009 (2 ore)

Introduzione alle reti logiche. Enumerazione di configurazioni.

Lezione 2/ore 3-4 - Giovedì 24 settembre 2009 (2 ore)

Rappresentazione e codifica dell'informazione.

Lezione 3/ore 5-7 - Venerdì 25 settembre 2009 (3 ore)

Interi non negativi. Il concetto di indirizzo.

Lezione 4/ore 8-9 - Martedì 29 settembre 2009 (2 ore)

Rappresentazioni canoniche di funzioni booleane.

Lezione 5/ore 10-12 - Mercoledì 30 settembre 2009 (3 ore)

Il comparatore ed altri circuiti combinatori. Completezza funzionale.

Lezione 6/ore 13-14 - Giovedì 1 ottobre 2009 (2 ore)

Il sommatore di parole binarie.

Lezione 7/ore 15-16 - Martedì 6 ottobre 2009 (2 ore)

Somma e comparazione di numeri con segno.

Lezione 8/ore 17-19 - Mercoledì 7 ottobre 2009 (3 ore)

ALU, MUX e (de-)codificatori. Reti sequenziali: il sommatore seriale (versione Mealy).

Lezione 9/ore 20-21 - Giovedì 8 ottobre 2009 (2 ore)

Sommatore seriale (versione Moore). Latch e flip-flop set-reset.

Lezione 10/ore 22-23 - Martedì 13 ottobre 2009 (2 ore)

Tipi di flip-flop e loro legame con la teoria generale. FF Master-slave ed edge-triggered.

Lezione 11/ore 24-26 - Mercoledì 14 ottobre 2009 (3 ore)

Analisi e sintesi di macchine sequenziali. Contatore, sequencer.

Lezione 12/ore 27-28 - Giovedì 15 ottobre 2009 (2 ore)

Parte operativa e parte di controllo. Registri a scorrimento.

Lezione 13/ore 29-30 - Martedì 20 ottobre 2009 (2 ore)

Riconoscimento di parole binarie ed inizializzazione di un registro. ROM.

Lezione 14/ore 31-33 - Mercoledì 21 ottobre 2009 (3 ore)

Moltiplicatore sequenziale e sue varianti.

Lezione 15/ore 34-35 - Giovedì 22 ottobre 2009 (2 ore)

Maschere. Macchina sequenziale che calcola il logaritmo intero.

Lezione 16/ore 36-37 - Martedì 27 ottobre 2009 (2 ore)

Uso di MUX: ingressi mutuamente esclusivi, progetto di funzioni combinatorie.

Lezione 17/ore 38-39 - Mercoledì 28 ottobre 2009 (2 ore)

Il contatore al posto del registro di stato: sfruttamento della codifica incrementale degli stati.

Lezione 18/ore 40-41 - Giovedì 29 ottobre 2009 (2 ore)

Introduzione al microprocessore come macchina universale. I tre livelli di programmazione.

Lezione 19/ore 42-43 - Martedì 3 novembre 2009 (2 ore)

CPU a singolo bus interno ed esecuzione di un'istruzione aritmetica. 3-state buffer.

Lezione 20/ore 44-45 - Mercoledì 4 novembre 2009 (2 ore)

CPU a singolo bus interno e fetch delle istruzioni.

(Nel pomeriggio: prova in itinere sulle Reti Logiche.)

Lezione 21/ore 46-47 - Giovedì 5 novembre 2009 (2 ore)

Set di istruzioni. Tipi e codifiche delle istruzioni. Esempio: istruzioni di salto.

Lezione 22/ore 48-49 - Martedì 10 novembre 2009 (2 ore)

Sezione della parte operativa ed automa di controllo per il fetch delle istruzioni.

Lezione 23/ore 50-52 - Mercoledì 11 novembre 2009 (3 ore)

Modi di indirizzamento. Microprogramma di controllo per l'istruzione MUL VAR,R2.L,[R3].

Lezione 24/ore 53-54 - Giovedì 12 novembre 2009 (2 ore)

Programma assembly per la moltiplicazione tra interi. Prestazioni. CISC vs RISC.

Lezione 25/ore 55-56 - Martedì 17 novembre 2009 (2 ore)

Modello di programmazione 8086. Registri impliciti. L'istruzione LOOP.

Lezione 26/ore 57-59 - Mercoledì 18 novembre 2009 (3 ore)

8086: segmentazione della memoria, codifica delle istruzioni. Esempio: MOV reg/mem to/from reg.

Lezione 27/ore 60-61 - Martedì 24 novembre 2009 (2 ore)

Assembly 8086: costanti, direttive di allocazione. Organizzazione little-endian, gestione dello stack.

Lezione 28/ore 62-64 - Mercoledì 25 novembre 2009 (3 ore)

Assembly 8086: dichiarazione segmenti, definizione e tipi etichette (codice, dati). Il ruolo di Assembler, Linker, e Loader nella codifica del programma in linguaggio macchina. Programma: accumulazione di un vettore di interi (parole): versioni programma principale e procedura.

Lezione 29/ore 65-66 - Giovedì 26 novembre 2009 (2 ore)

Memorie RAM statiche e dinamiche. Il chip DRAM e i suoi piedini. Progetto di un banco di memoria con chip tutti uguali tra loro. Cenni alle gerarchie di memoria. Il tempo d'accesso nelle gerarchie di memoria.

Lezione 30/ore 67-68 - Martedì 1 dicembre 2009 (2 ore)

Esercizi: progettazione di banchi di memorie con chip di dimensioni differenti (#indirizzi,#dati).

Lezione 31/ore 69-71 - Mercoledì 2 dicembre 2009 (3 ore)

Esercitazione pratica di assembly 8086 con i computer portatili in aula. Macro vs subroutines.

Lezione 32/ore 72-73 - Giovedì 3 dicembre 2009 (2 ore)

Interruzioni esterne: gestione di identità e priorità.

Lezione 33/ore 74-76 - Mercoledì 9 dicembre 2009 (3 ore)

Interfacce di I/O. Driver per program-controlled e interrupt-controlled I/O.

Lezione 34/ore 77-78 - Giovedì 10 dicembre 2009 (2 ore)

Classificazione delle interruzioni: interne vs esterne, hardware vs software, mascherabili vs non mascherabili. Il debugger. La rivettorizzazione. Direct Memory Access.

Lezione 35/ore 79-81 - Venerdì 11 dicembre 2009 (3 ore)

Esercitazioni d'esame in aula. Correzione della prova in itinere del 4/11/2009.