

CORSO DI LAUREA IN INGEGNERIA INFORMATICA

Esame di Calcolatori — a.a. 2010–2011

Prova scritta del 5 luglio 2011

Cognome e Nome dello studente: _____

RETI LOGICHE/ Si vuole progettare una macchina sequenziale sincrona con due bit di ingresso $a(t)$ e $b(t)$, e uno di uscita, $z(t)$, che deve valere 0 fino a che non si siano presentati almeno un ingresso a e due ingressi b di valore 1. Qual è il numero minimo di stati della macchina? Disegnare il diagramma degli stati della macchina, e progettarela secondo lo schema *monoblocco*.

MICROPROCESSORE/ Sia dato un processore CISC a singolo bus interno, con memoria non segmentata e con bus dati e indirizzi entrambi a 16 bit. Il processore annovera nel suo instruction set l'istruzione

EXCHANGE op1, op2

che scambia tra di loro gli operandi **op1** e **op2**. Supponendo che: (0) la macchina abbia 4 registri di uso generale R_1, \dots, R_4 ; (1) l'operando **op1** debba essere necessariamente un registro; (2) l'eventuale operando di memoria sia specificabile con i modi di indirizzamento *diretto di memoria* o *indiretto di registro*:

- A. Indicare una codifica plausibile per l'istruzione;
- B. Indicare il numero di cicli di bus necessari al fetch ed all'esecuzione dell'istruzione al variare dei modi di indirizzamento impiegati;
- C. Dopo aver disegnato l'hardware di CPU strettamente necessario, scrivere il microcodice relativo all'esecuzione dell'istruzione, e indicare il numero di cicli di macchina necessari all'esecuzione al variare dei modi di indirizzamento impiegati.