

# CORSO DI LAUREA IN INGEGNERIA INFORMATICA

Esame di Calcolatori — a.a. 2010–2011

## Prova scritta del 31 gennaio 2011

Cognome e Nome dello studente: \_\_\_\_\_

/RETI LOGICHE/ Progettare una macchina sequenziale che riceve in ingresso ad ogni istante  $t \geq 0$  una parola di quattro bit in rappresentazione naturale  $P(t)$ , e fornisce un'uscita  $z(t)$  che vale 1 se e solo se la somma  $S(t) = P(t - 1) + P(t - 2)$  è dispari. Ipotizzare  $P(-2) = P(-1) = 0$  (pari).

/MICROPROCESSORE/ Un processore con architettura a singolo bus interno (bus dati e bus indirizzi entrambi a 16 bit, memoria non segmentata) annovera tra le sue istruzioni quella di salto condizionato “jump on negative”

JMPN op ,

che esegue il salto sulla base del valore corrente del flag di segno. Il processore ha quattro registri di uso generale  $R_i$ ,  $i = 1 \dots 4$ . L'operando op può essere specificato attraverso uno dei seguenti modi di indirizzamento: (1) registro, (2) indiretto di registro. In entrambi i modi può essere impiegato uno qualsiasi dei registri di uso generale.

0. Fornire una codifica plausibile per l'istruzione.
1. Disegnare l'hardware di parte operativa strettamente necessario al fetch ed all'esecuzione dell'istruzione.
2. Progettare l'automa di controllo per l'istruzione (solo fase di esecuzione), rappresentandolo attraverso il diagramma degli stati.
3. Calcolare il numero di *cicli di bus* richiesti da ciascun modo di indirizzamento, distinguendo tra fase di fetch e fase di esecuzione. Fare lo stesso per i *cicli di macchina*, e determinare il tempo minimo e massimo di esecuzione per l'istruzione.
4. Utilizzare l'istruzione in un piccolo programma assembly per eseguire il controllo della condizione di terminazione all'interno di un ciclo.