

Corso di Calcolatori per Ingegneria Informatica a.a. 2012-2013
(pagina web: www.dsi.unifi.it/colombo/calc.html)

Prof. Carlo Colombo (tel. 0554796329, e-mail colombo@dsi.unifi.it)

REGISTRO DELLE LEZIONI

Lezione 1/ore 1-3 - Lunedì 17 settembre 2012 (3 ore)

Presentazione del corso. Sistemi logici. Blocchi principali di un sistema di elaborazione. Architettura, organizzazione, tecnologia.

Lezione 2/ore 4-6 – Venerdì 20 settembre 2012 (3 ore)

Rappresentazione binaria di elementi di un insieme finito.
Dimensioni di una memoria. Indirizzo, spazio indirizzabile.
Esercizio d'esame: progetto di un banco di memoria (marzo 2009).

Lezione 3/ore 7-9 - Lunedì 24 settembre 2012 (3 ore)

Rappresentazione di interi senza segno. La moltiplicazione egizia.
Logica del conteggio. Espansione della memoria.

Lezione 4/ore 10-12 - Venerdì 28 settembre 2012 (3 ore)

Porte logiche. Decoder binario, Multiplexer. Algebra booleana: I forma canonica.
Esercizio: calcolo dei CS di un banco di memoria.

Lezione 5/ore 13-15 - Lunedì 1 ottobre 2012 (3 ore)

Ancora sulle forme canoniche. Mappe di Karnaugh. Enumerazione di funzioni logiche. Logica proposizionale. Progetto del comparatore.

Lezione 6/ore 16-18 - Venerdì 5 ottobre 2012 (3 ore)

Proprietà dell'algebra booleana. Riconoscimento di configurazioni binarie.
Asserimento di segnali. Progetto del sommatore "ripple carry".

Lezione 7/ore 19-21 – Lunedì 15 ottobre 2012 (3 ore)

Numeri con segno. Overflow in complemento a due.
Estensione di moduli logici. Progetto di comparatori per numeri in modulo e segno.

Lezione 8/ore 22-23 - Mercoledì 17 ottobre 2012 (2 ore)

Operazioni in complemento a due: rappresentazione estesa, estensione del segno, cambio di segno, confronto, somma algebrica.
Esercizio d'esame (settembre 2009).

Lezione 9/ore 24-26 - Venerdì 19 ottobre 2012 (3 ore)

ALU come estensione del sommatore. Ulteriore estensione, basata su una variante del full adder.

Lezione 10/ore 27-29 - Lunedì 22 ottobre 2012 (3 ore)

Reti sequenziali e loro rappresentazioni (diagramma di stato, tabelle di verità, equazioni caratteristiche, schema a blocchi). Mealy e Moore. Realizzazione di funzioni combinatorie con ROM e con multiplexer.

Lezione 11/ore 30-32 - Venerdì 26 ottobre 2012 (3 ore)

Flip-flop. Analisi di reti sequenziali. Esercizio d'esame: anno 2003.

Lezione 12/ore 33-35 - Lunedì 29 ottobre 2012 (3 ore)

Sintesi di reti sequenziali: soluzione "monoblocco".
Esercizi d'esame: 20 febbraio 2004, 19 luglio 2011.

Lezione 13/ore 36-37 - Mercoledì 31 ottobre 2012 (2 ore)

Sintesi vincolata con FF qualsiasi e suo legame con la logica coercitiva.
Registri: dati, contatori, a scorrimento. Estensioni basate su Multiplexer.

Lezione 14/ore 38-40 - Lunedì 5 novembre 2012 (3 ore)

Sintesi con parte operativa/parte di controllo. Esempio: generazione di sequenza di periodo 6 realizzata con contatore up modulo 6 e modulo 8, e contatore up-down modulo 4.

Lezione 15/ore 41-42 - Mercoledì 7 novembre 2012 (2 ore)

Esercizio d'esam (10 settembre 2008): macchina per il logaritmo intero.
PO e PC. Temporizzazione PC/PO: clock sfasati. Diagramma temporale.

Lezione 16/ore 43-45 - Venerdì 9 novembre 2012 (3 ore)

Macchina per la moltiplicazione: PO, PC e sue varianti.

Lezione 17/ore 46-48 - Lunedì 12 novembre 2012 (3 ore)

Varianti della macchina per la moltiplicazione: controllo indipendente dalla dimensione degli operandi, tempo di calcolo variabile con gli operandi, uso di registri raddoppiati, operandi con segno.
Progetto del controllo con contatore al posto del registro di stato.

Lezione 18/ore 49-50 - Mercoledì 14 novembre 2012 (2 ore)

Dalle macchine dedicate alla macchina universale. Dai linguaggi di alto livello alla microprogrammazione.

Lezione 19/ore 51-53 - Venerdì 16 novembre 2012 (3 ore)

Microprocessore: fusione di automi di controllo e condivisione di risorse operative.
CPU a singolo bus interno. Esercitazione di riepilogo in vista della prova in itinere del 19/11/2012: esercizio d'esame del 3 novembre 2011.

Lezione 20/ore 54-55 - Lunedì 19 novembre 2012 (2 ore)

Codifica delle istruzioni: i principali modi di indirizzamento. Modi di indirizzamento: loro impatto sulla codifica e sull'esecuzione delle istruzioni. Cicli di bus.

Lezione 21/ore 56-57 - Mercoledì 21 novembre 2012 (2 ore)

Buffer tristate. Esecuzione dell'istruzione aritmetica ADD R1,R2,R3: parte operativa e parte di controllo. Miglioramento delle prestazioni con l'aumento del parallelismo (3 bus interni). Estensione della codifica e dell'automa di controllo al caso ADD SOMMA,R2,R3 (destinazione: indirizzamento diretto di memoria). Cicli macchina, cicli di wait.

Lezione 22/ore 58-60 - Venerdì 23 novembre 2012 (3 ore)

Le quattro fasi di vita di un'istruzione: fetch, load operandi, elaborazione, store risultati.
Una nota sulla codifica dei segnali mutuamente esclusivi: ALU, register file. Ulteriore generalizzazione dell'istruzione di somma: ADD R1,op2,R3, con op2 registro, diretto, indiretto di registro, o immediato.
Codifica,cicli di bus, automa della sezione di esecuzione, cicli macchina.

Lezione 23/ore 61-63 - Lunedì 26 novembre 2012 (3 ore)

Sezione di unità operativa e automa di controllo per il fetch istruzioni. Codifica ed esecuzione di salti. Salti assoluti e relativi. Caricamento di un programma da parte del sistema operativo.

Lezione 24/ore 64-65 - Mercoledì 28 novembre 2012 (2 ore)

Prestazioni: confronto RISC/CISC, legge di Amdhal. Modello di programmazione 8086.

Lezione 25/ore 66-68 - Venerdì 30 novembre 2012 (3 ore)

Lo stack. Chiamate a procedura e passaggio parametri via stack in assembler 8086.
Moltiplicazione tra registri come programma principale in assembler 8086.

Lezione 26/ore 69-70 - Mercoledì 5 dicembre 2012 (2 ore)

Moltiplicazione come subroutine in assembler 8086. Hardware 8086: segmentazione della memoria, codifica delle istruzioni.

Lezione 27/ore 71-73 - *Venerdì 7 dicembre 2012 (3 ore)*
Programmazione assembler 8086 (esercitazione con PC in aula).

Lezione 28/ore 74-76 - *Lunedì 10 dicembre 2012 (3 ore)*
Input/Output: generalità, interfaccia per stampante e driver di gestione (program-controlled I/O).

Lezione 29/ore 77-78 - *Mercoledì 12 dicembre 2012 (2 ore)*
Interruzioni: generalità, classificazione, gestione di identità e priorità, sequenza di accettazione. Interfaccia per stampante e driver di gestione (interrupt-based I/O).

Lezione 30/ore 79-81 - *Venerdì 14 dicembre 2012 (3 ore)*
Esempi di uso delle interruzioni in un sistema. Memorie DRAM. Gerarchia di memoria.

Lezione 31/ore 82-83 - *Lunedì 17 dicembre 2012 (2 ore – lezione facoltativa)*
Correzione della prova in itinere del 19/11/2012 ed altri esercizi d'esame.

ultima redazione: 19 dicembre 2012, ore 19:30