

CORSO DI LAUREA IN INGEGNERIA INFORMATICA

Calcolatori — a.a. 2013–2014

**Prova scritta del 20 gennaio 2014**

Cognome e Nome dello studente: \_\_\_\_\_

**Reti Logiche.** Progettare (parte operativa e parte di controllo) una macchina sequenziale sincrona che, dati in ingresso due interi positivi  $c$  e  $m$  entrambi minori di 64, generi la sequenza periodica

$$X_{n+1} = (2X_n + c) \pmod{m}, \quad n = 0, 1, 2, \dots,$$

con  $X_0 = 1$ . Fornire il diagramma temporale del funzionamento della macchina con  $c = 7$  e  $m = 5$ .

**Microprocessore.** Si ipotizzi per il processore 8086 un'architettura a singolo bus interno.

1. Disegnare la sezione di parte operativa necessaria all'accettazione di un'interruzione esterna, ricordando che la tabella delle interruzioni è memorizzata a partire dall'indirizzo 0000:0000;
2. Progettare la sezione di controllo relativa sia all'accettazione di un'interruzione esterna che all'esecuzione dell'istruzione (“trap”) INT <type>;
3. Indicare il numero di cicli di bus e di macchina necessari per le due tipologie di interruzione (hardware e software).