

CORSO DI LAUREA IN INGEGNERIA INFORMATICA

Calcolatori — a.a. 2014–2015

Prova scritta del 7 luglio 2015

Cognome e Nome dello studente: _____

Reti Logiche. Progettare con la procedura di sintesi “monoblocco” una macchina sequenziale sincrona che produca un’uscita $z = 1$ per due colpi di clock consecutivi se il bit d’ingresso x ha avuto valore 1 per tre colpi di clock, anche non consecutivi. Dopo di ciò, la macchina deve reinizializzarsi e tornare a contare i bit di ingresso pari a 1.

Input/Output. Progettare (hardware e software) un’interfaccia interrupt-based per sistema 8086 che consenta di leggere un dato (8 bit) dal dispositivo A ogni volta che la macchina di cui al punto precedente produce un 1 in uscita.