

CORSO DI LAUREA IN INGEGNERIA INFORMATICA

Calcolatori — a.a. 2015–2016

**Prova scritta del 19 luglio 2016**

Cognome e Nome dello studente: \_\_\_\_\_

**Reti Logiche.** Progettare (col procedimento parte operativa e parte di controllo) una macchina sequenziale sincrona che, avendo in ingresso due interi  $a$  e  $b$  rappresentati in complemento a due su  $n$  bit, fornisca in uscita il bit 0 se  $a \in [-|b|, |b|]$ , e 1 altrimenti. La macchina deve fare uso di una ALU e contemplare l'occorrenza di overflow.

**Microprocessore.** Un microprocessore con bus dati e bus indirizzi a 16 bit ed architettura a singolo bus interno include nel suo instruction set l'istruzione

`max vect, op2`

che pone nell'operando `op2` (specificabile con indirizzamento registro o indiretto di registro; il processore è dotato di 16 registri) il massimo tra gli elementi del vettore di interi senza segno `vect`, specificato con indirizzamento diretto di memoria. Il numero degli elementi del vettore si trova inizialmente in `op2`. Dopo aver stabilito una codifica plausibile per l'istruzione ed aver disegnato la sezione di parte operativa necessaria alla sua esecuzione, specificare l'automa di controllo per l'esecuzione dell'istruzione, e fornire una valutazione complessiva del tempo di fetch ed esecuzione dell'istruzione per i due modi di indirizzamento del secondo operando. Scrivere un ciclo in codice assembly che realizzi con istruzioni più elementari la stessa operazione svolta dall'istruzione.