

**Compito del 12 luglio 2017**

Cognome e Nome dello studente: \_\_\_\_\_

**Microprocessore** Un micro con architettura a singolo bus interno annovera nel suo instruction set l'istruzione

`copy_if_less <op> <reg> .`

L'istruzione controlla se  $\langle op \rangle$  è minore di  $\langle reg \rangle$ , nel qual caso copia  $\langle reg \rangle$  in  $\langle op \rangle$ . L'operando  $\langle reg \rangle$  è obbligatoriamente un registro (il micro ne ha in tutto 8), mentre il dato specificato in  $\langle op \rangle$  può essere in memoria (ed espresso con modalità indiretto di registro) o in un registro.

Dopo aver disegnato la sezione di parte operativa strettamente necessaria, fornire una codifica plausibile dell'istruzione e disegnare l'automa di controllo relativo alla sua esecuzione, evidenziando con chiarezza e completezza ingressi e uscite della parte di controllo in ogni stato.

**Reti Logiche** Progettare l'hardware di controllo per l'automa di cui all'esercizio precedente (inclusi i due stati di partenza dal fetch e di rientro al fetch) secondo lo schema in figura, che utilizza al posto del convenzionale registro di stato un contatore 'up' dotato di ingresso *load*. Lo stato dell'automa sarà dunque aggiornabile in due diversi modi: (1) caricandolo nel contatore dall'esterno, oppure (2) sfruttando la funzione di incremento interna al contatore stesso. In ogni stato in cui sia possibile, si adoperi la soluzione (2). Per il progetto delle funzioni combinatorie di assegnamento dello stato dall'esterno ( $f$ ) e di uscita ( $g$ ), è sufficiente la specifica attraverso tabelle di verità; discutere, tuttavia, una possibile realizzazione basata su multiplexer.

