

### REGISTRO SINTETICO DELLE LEZIONI

- 01.I.1/ore 1-3 – lunedì 25 settembre 2017 (3 ore) ♣ Architettura, organizzazione, tecnologia
- 02.I.2/ore 4-5 – venerdì 29 settembre 2017 (2 ore) ♣ Organizzazione della memoria, porte logiche elementari, decoder
- 03.II.1/ore 6-8 – lunedì 2 ottobre 2017 (3 ore) ♣ Logica booleana: forme canoniche, multiplexer
- 04.II.2/ore 9-10 – martedì 3 ottobre 2017 (2 ore) ♣ ROM, incremento modulo n, Karnaugh
- 05.III.1/ore 11-13 – lunedì 9 ottobre 2017 (3 ore) ♣ Addizione binaria con e senza segno, ripple-carry adder
- 06.III.2/ore 14-15 – martedì 10 ottobre 2017 (2 ore) ♣ Latch e flip-flop, macchine sequenziali
- 07.IV.1/ore 16-18 – lunedì 16 ottobre 2017 (3 ore) ♣ Diagramma degli stati, sintesi “monoblocco”
- 08.IV.2/ore 19-20 – martedì 17 ottobre 2017 (2 ore) ♣ Registri (di stato, dati, contatori, a scorrimento)
- 09.V.1/ore 21-22 – martedì 24 ottobre 2017 (2 ore) ♣ ALU. Macchina per la moltiplicazione di interi (PO)
- 10.VI.1/ore 23-25 – lunedì 30 ottobre 2017 (3 ore) ♣ Macchina per la moltiplicazione di interi (PC+simulazione)
- 11.VI.2/ore 26-27 – martedì 31 ottobre 2017 (2 ore) ♣ Esercizio d’esame: macchina per il calcolo del MCD
- 12.VII.1/ore 28-30 – lunedì 6 novembre 2017 (3 ore) ♣ Macchine dedicate e universali, CPU a singolo bus interno
- 13.VII.2/ore 31-32 – martedì 7 novembre 2017 (2 ore) ♣ Codifica di macchina, esecuzione di un’istruzione aritmetica
- 14.VIII.1/ore 33-35 – lunedì 13 novembre 2017 (3 ore) ♣ Fetch delle istruzioni, istruzioni di salto, parallelismo interno
- 15.VIII.2/ore 36-37 – martedì 14 novembre 2017 (2 ore) ♣ Esercizio d’esame: implementazione di un’istruzione
- 16.IX.1/ore 38-40 – lunedì 20 novembre 2017 (3 ore) ♣ Modello di programmazione 8086, segmentazione memoria
- 17.IX.2/ore 41-42 – martedì 21 novembre 2017 (2 ore) ♣ Stack e subroutines, macro
- 18.X.1/ore 43-45 – lunedì 27 novembre 2017 (3 ore) ♣ Esercitazione in aula ASM86, assembly, link, load
- 19.X.2/ore 46-47 – martedì 28 novembre 2017 (2 ore) ♣ Analisi e debugging di un programma ASM86
- 20.XI.1/ore 48-50 – lunedì 4 dicembre 2017 (3 ore) ♣ Gerarchie di memoria, cache, costruzione di un banco di RAM
- 21.XI.2/ore 51-52 – martedì 5 dicembre 2017 (2 ore) ♣ Prestazioni, RISC vs CISC, logica cablata e microprogrammata
- 22.XII.1/ore 53-54 – lunedì 11 dicembre 2017 (2 ore) ♣ Esercitazione d’esame
- 22.XII.1/ore 55-55 – lunedì 11 dicembre 2017 (1 ora) ♣ Esercitazione d’esame facoltativa
- 23.XII.2/ore 56-57 – martedì 12 dicembre 2017 (2 ore) ♣ Esercitazione d’esame facoltativa