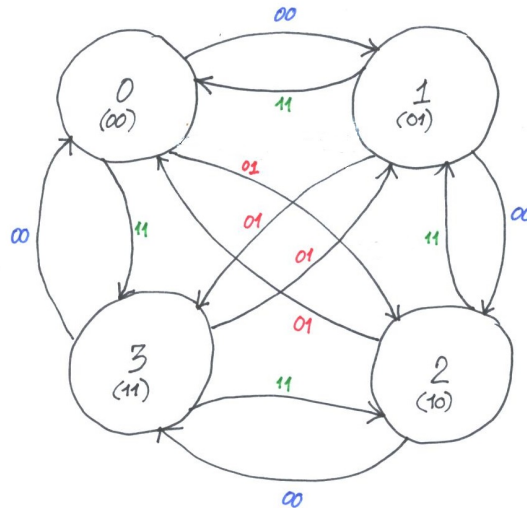


Compito del 16 gennaio 2019

Cognome e Nome dello studente: _____

Reti Logiche La macchina di Moore a quattro stati M_1 specificata in figura ha la caratteristica di poter saltare, ad ogni commutazione, in qualsiasi stato che sia diverso da quello presente. Si vuole utilizzare M_1 come parte operativa di una macchina M , priva di ingressi esterni, che consenta la generazione della sequenza periodica (di periodo 12) $S(t) = 0, 1, 2, 3, 0, 2, 1, 3, 1, 0, 3, 2, 0, \dots$

Progettare la parte di controllo di M , M_2 , in modo che la sequenza desiderata $S(t)$ venga generata grazie alla sinergia delle macchine M_1 e M_2 . Dopo aver disegnato e commentato il diagramma degli stati di M_2 , passare alla sua realizzazione hardware basata su una coppia di flip-flop D e porte logiche elementari. Infine, simulare il funzionamento della macchina M , tracciandone il diagramma temporale.



Microprocessore Un microprocessore byte-addressable con architettura a singolo bus interno e dati e indirizzi a 32 bit, annovera nel suo instruction set l'istruzione

`trap <op> .`

L'istruzione è usata per saltare ad una collezione di routines, messe a disposizione dal sistema operativo, che forniscono servizi utili al programmatore, quali l'apertura di un file, l'accesso alla memoria video, etc. La particolare routine invocata è specificata dall'operando *immediato* `<op>`, contenente un intero n di 16 bit. Il puntatore alla routine è l'elemento con indice n di un vettore di indirizzi, che risiede in memoria a partire dall'indirizzo 0000h. Durante l'esecuzione dell'istruzione `trap`, l'unità di controllo del micro accede in memoria alla locazione corrispondente a n , preleva l'indirizzo ivi contenuto, ed esegue i passi di macchina equivalenti a una chiamata a subroutine a tale indirizzo.

Dopo aver disegnato la sezione di parte operativa strettamente necessaria, fornire una codifica plausibile dell'istruzione e disegnare l'automa di controllo relativo alla sua esecuzione. Discutere infine i cambiamenti da apportare affinché il vettore degli indirizzi possa risiedere in una posizione arbitraria della memoria.